



①9 **BUNDESREPUBLIK
DEUTSCHLAND**



**DEUTSCHES
PATENT- UND
MARKENAMT**

⑫ **Offenl gungsschrift**
⑩ **DE 199 53 178 A 1**

⑤1 Int. Cl.⁷:
H 01 L 29/78
H 01 L 23/495
H 01 L 23/66

⑦1 Aktenzeichen: 199 53 178.1
⑦2 Anmeldetag: 4. 11. 1999
④3 Offenlegungstag: 26. 10. 2000

DE 199 53 178 A 1

③0 Unionspriorität:
11-101264 08. 04. 1999 JP

⑦1 Anmelder:
Mitsubishi Denki K.K., Tokio/Tokyo, JP

⑦4 Vertreter:
WINTER, BRANDL, FÜRNISS, HÜBNER, RÖSS,
KAISER, POLTE, Partnerschaft, 85354 Freising

⑦2 Erfinder:
Tsukahara, Yoshihiro, Tokio/Tokyo, JP

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤4 Millimeterband-Halbleiterschaltkreis

⑤7 Ein Halbleiterschalter besitzt eine Mehrzahl von parallel angeschlossenen FETs, welche jeweils Gateelektroden aufweisen, die mit ersten und zweiten Elektroden auf einem Halbleitersubstrat verzahnt bzw. verschachtelt sind. Eine Elektrodenzusammenschaltung stellt in Längsrichtung der ersten Elektroden eine Verbindung zu wechselseitig benachbarten ersten Elektroden in der Mehrzahl der FETs her. Eine weitere Elektrodenzusammenschaltung verbindet zweite Elektroden in der Mehrzahl der FETs in einer Richtung, welche die erste Elektrodenzusammenschaltung schneidet. Eine Erdungsleitung stellt eine Verbindung von wenigstens zweien der Elektroden zur Masse an den äußersten Positionen der zweiten Elektroden in der Mehrzahl der FETs her.

DE 199 53 178 A 1

Die vorliegende Erfindung bezieht sich auf einen im Millimeterband verwendeten Halbleiterschaltkreis.

Feldeffekttransistoren (FET's) werden typischerweise als Schaltelemente zum Umschalten zwischen Send- und Empfangssignalen in einem Übertragungs-, Empfangs- oder Sendemodul verwendet, welches in Mikrowellen- und Millimeterwellen-Übertragungs- und Radarsystemen verwendet wird.

Fig. 17A zeigt eine Vorderansicht eines FET's 600, welcher als einpoliger Umschalter (SPST, single-pole single-throw switch) in einem typischen Halbleiterschalter verwendet wird, und Fig. 17B zeigt eine Querschnittsansicht entlang der Linie XVII B-XVII B' von Fig. 17A. Eine Drainzusammenschaltung 601 und eine Drainelektrode 602 sind mittels einer leitenden Luftbrücke 617 miteinander verbunden, welche die Sourceelektrode 605 und die Gateelektrode 612 überbrückt. Die Drainelektrode 602 und eine Drainelektrode 603 sind über eine leitende Luftbrücke 618 miteinander verbunden, welche eine Sourceelektrode 606 und Gateelektroden 613 und 614 überbrückt. Die Drainelektrode 603 und eine Drainzusammenschaltung 604 sind über eine leitende Luftbrücke 619 miteinander verbunden, welche eine Sourceelektrode 607 und Gateelektroden 615 überbrückt. Die Sourceelektroden 605, 606 und 607 sind mit einem Kontaktloch 609 mittels einer im allgemeinen kammförmigen Sourcezusammenschaltung 608 verbunden. Die Gateelektroden 612, 613, 614 und 615 sind mit einer Gatestromzufuhrzusammenschaltung 616 zwischen den oben erwähnten Source- und Drainelektroden verzahnt bzw. verschachtelt. Die Drainzusammenschaltung 601 ist an eine Übertragungsleitung 10 angeschlossen, welche ein Teil einer MMIC (Microwave and Millimeter-wave Integrated Circuit) bildet. Ein Drainelektrodenpfad ist ähnlich an eine Übertragungsleitung 611 angeschlossen, welche ebenfalls ein anderes Teil der MMIC bildet.

Fig. 18 zeigt eine äquivalente Schaltung des FET's 600. Induktivitäten 623 und 624, welche in vorderen bzw. hinteren Stufen des FET's 600 angeordnet sind, besitzen wie in Fig. 17A dargestellt eine dem FET 600 eigene Induktivitätskomponente L, und eine Induktivität 625 ist eine Induktivitätskomponente L_s des auf der linken Seite der Sourceelektroden 605, 606 und 607 in Fig. 17A dargestellten Kontaktlochs 609.

Ein Umschalten wird durch Steuern der Spannung (welche hiernach als "Gatespannung V_g" bezeichnet wird) erzielt, welche an die Gateelektroden angelegt wird, d. h. an die Gatestromzufuhrzusammenschaltung 616 des FET's 600. Insbesondere ist der FET 600 eingeschaltet, wenn die Gatespannung V_g auf einen Pegel eingestellt ist, welcher niedriger oder gleich einem bestimmten Schwellenwert ist, so als wenn die Gatespannung V_g auf etwa 0 V eingestellt ist, um dadurch die Übertragungsleitung 610 an einen Erdungsleiter 622 anzuschließen. Als Ergebnis gibt es keinen Signalfuss zu der Übertragungsleitung 611. Wenn die Gatespannung V_g den oben erwähnten Schwellenwert überschreitet, ist der FET 600 ausgeschaltet, ist ein Signalfuss von der Übertragungsleitung 610 zu dem Erdungsleiter 622 unterbrochen und es fließen somit Signale von der Übertragungsleitung 610 zu der Übertragungsleitung 611.

Fig. 19 zeigt eine äquivalente Schaltung des FET's 600 in dem Durchlasszustand, d. h. in dem Zustand EIN. Der Widerstand 626 ist ein Durchlasswiderstand R_{on}, d. h. ein Widerstand R_{on} im Zustand EIN. Die Impedanz Z_{on} des FET's an dem Knoten B wird durch die folgende Gleichung ausgedrückt:

$$Z_{on} = R_{on} + j2\pi f(2L + L_s).$$

Aus dieser Gleichung ergibt sich, dass die Impedanz Z_{on} ansteigt, wenn die Frequenz f des Hochfrequenzsignaleingangs ansteigt. Wenn die Impedanz Z_{on} einen bestimmten hohen Pegel erreicht, ermöglicht es die Widerstandsteilung, dass ein Teil des Signals, welches von der Übertragungsleitung 610 zu dem Erdungsleiter 622 fließen sollte, zu der Übertragungsleitung 611 abgeleitet wird, und es verschlechtert sich die Umschaltcharakteristik, d. h. der Signalverlust steigt an und es verschlechtert sich die Isolierung.

Fig. 20 zeigt eine äquivalente Schaltung des FET's 600 in dem Sperrzustand, d. h. in dem Zustand AUS. Die Kapazität 627 ist eine Sperrkapazität C_{off}. Die an dem Knoten B beobachtete Impedanz Z_{off} des FET's wird durch die folgende Gleichung ausgedrückt:

$$Z_{off} = -j/2\pi f C_{off} + j2\pi f(2L + L_s) = -j [1 - 4\pi^2 f^2 C_{off}(2L + L_s)] / (2\pi f C_{off}).$$

Aus dieser Gleichung ergibt sich, dass sich die Impedanz Z_{off} verringert, wenn sich die Frequenz f des Hochfrequenzsignals erhöht. Wenn die Impedanz Z_{off} einen bestimmten niedrigen Pegel erreicht, gestattet es die Widerstandsteilung, dass ein Teil des Signals, welches von der Übertragungsleitung 610 zu der Übertragungsleitung 611 fließen sollte, zu dem Erdungsleiter 622 abgeleitet wird, und es verschlechtert sich wiederum die Umschaltcharakteristik, d. h. es erhöht sich der Signalverlust und es verschlechtert sich die Isolierung.

Fig. 21 zeigt ein Smithisches Leitungsdiagramm, welches die Impedanz Z_{on} und die Impedanz Z_{off}, welche durch die schwarzen Punkte in der Figur angezeigt sind, an dem Knoten B in den Fig. 19 und 20 darstellt, wenn ein Hochfrequenzsignal der Frequenz f = 75 GHz hindurchtritt. Wie oben erwähnt sind die Impedanz Z_{on} im Durchlasszustand und die Impedanz Z_{off} im Sperrzustand proportional zu der Frequenz f des Hochfrequenzsignals. Um die Umschaltcharakteristik bei Hochfrequenzsignalen mit hoher Frequenz insbesondere im Millimeterwellenband zu verbessern, müssen die Induktivitäten 623, 624 und 625 oder insbesondere die Induktivität L der FET-Konstruktion und die Induktivität L_s des Kontaktlochs auf tiefe Pegel unterdrückt werden.

Aufgabe der vorliegenden Erfindung ist es daher einen Feldeffekttransistor vorzusehen, der eine hervorragende Umschaltcharakteristik sowie einen niedrigen Verlust und eine hohe Isolierung bezüglich einer hohen Frequenz, insbesondere eines Hochfrequenzsignals im Millimeterwellenbereich, durch Unterdrücken der Induktivitätskomponente, die der Form des FET's eigen ist, auf einen niedrigen Pegel zeigt.

Die Lösung der Aufgabe erfolgt durch die Merkmale der unabhängigen nebengeordneten Ansprüche.

Dementsprechend enthält ein Millimeterband-Halbleiterschaltkreis der vorliegenden Erfindung einen Feldeffekttransistor (FET) als Umschaltelement für die Millimeterband-Übertragungsleitung, welcher zwischen der Millimeterband-Übertragungsleitung und Masse angeordnet ist. Dieser Halbleiterschaltkreis enthält eine im allgemeinen kammförmige Gateelektrode, welche eine Mehrzahl von Gateelektrodenkontaktungen aufweist und an einem Stromversorgungspfad bzw. Stromzufuhrpfad angeschlossen ist; eine erste Elektrode und eine zweite Elektrode, welche in einer abwechselnden Folge mit der Mehrzahl der Gateelektrodenkontaktungen mit einem bestimmten Intervall dazwischen verzahnt sind; eine erste Elektrodenzusammenschaltung, welche die Mehrzahl der ersten Elektroden jeweils an einem längsseitigen Ende der ersten Elektroden zusammenschaltet.

tet; eine zweite Elektrodenzusammenschaltung zum Verbinden benachbarter zweiter Elektroden mittels einer Luftbrücke; und eine Erdungsleitung zum Anschließen der ersten Elektrodenzusammenschaltung an Masse oder an zwei zweite Elektroden, die an beiden Enden in Anschlussrichtung lokalisiert sind und mittels der zweiten Elektrodenzusammenschaltung angeschlossen sind. Eine Übertragungsleitung ist an die erste Elektrodenzusammenschaltung oder die zweiten Elektroden angeschlossen, welche an beiden Enden in Verbindungsrichtung lokalisiert sind und mittels der zweiten Elektrodenzusammenschaltung angeschlossen sind, welche nicht an die Erdungsleitung angeschlossen ist.

Dementsprechend ist es möglich die Induktivitätskomponente zwischen einer Elektrode und der Erdungsschicht zu verringern, um dadurch die Umschaltcharakteristik im Vergleich mit der Vorrichtung zu verbessern, bei welcher eine erste Elektrodenzusammenschaltung, die an beiden Enden einer ersten Elektrode angeordnet ist, oder eine von zwei zweiten Elektroden, die mittels einer zweiten Elektrodenzusammenschaltung verbunden und an beiden Enden in Verbindungsrichtung angeordnet sind, an eine Erdungsschicht eines Halbleitersubstrats angeschlossen ist. Darüber hinaus kann die Übertragungsleitung in derselben Verdrahtungsstruktur angeschlossen werden, wodurch der Freiheitsgrad der Konstruktion erhöht wird, welche den Halbleiterschaltkreis enthält.

Die ersten und zweiten Elektroden können die Drain- bzw. Sourceelektroden oder die Source- bzw. Drainelektroden sein.

Es wird festgestellt, dass die Erdungsleitung mittels eines Kontaktlochs, der ersten Elektrodenzusammenschaltung oder der zwei zweiten Elektroden, welche an beiden Enden in Verbindungsrichtung lokalisiert sind und durch eine zweite Elektrodenzusammenschaltung zusammengeschaltet sind, an Masse angeschlossen werden kann. Alternativ kann die Erdungsleitung die erste Elektrodenzusammenschaltung oder die zwei zweiten Elektroden, welche an beiden Enden in Verbindungsrichtung lokalisiert sind und durch eine zweite Elektrodenzusammenschaltung zusammengeschaltet sind, direkt an eine Erdungsplatte anschließen.

Die erste Elektrodenzusammenschaltung und die zweite Elektrodenzusammenschaltung können des weiteren wechselseitig mittels einer Resonanzschaltung mit einer bestimmten Reaktanz angeschlossen werden.

Ein weiterer Gesichtspunkt der vorliegenden Erfindung bezieht sich auf einen Millimeterband-Halbleiterschaltkreis mit einem Feldeffekttransistor, welcher als Schaltelement zwischen Masse und einer Millimeterband-Übertragungsleitung angeordnet ist. Der Halbleiter-Schaltkreis enthält eine im allgemeinen kammförmige Gateelektrode, welche eine Mehrzahl von Gateelektrodenkontaktzungen besitzt, die an eine Stromversorgungsleitung bzw. Stromzufuhrleitung angeschlossen sind; eine erste Elektrode und eine zweite Elektrode, welche eine Mehrzahl von wechselseitig verzahnten Elektrodenkontaktzungen mit einer bestimmten Lücke zu jeder der in der Mehrzahl vorkommenden Gateelektrodenkontaktzungen besitzt; eine Erdungsleitung zum direkten Anschließen jeder der in der Mehrzahl vorkommenden ersten Elektrodenkontaktzungen an Masse; und eine Elektrodenzusammenschaltung zum Zusammenschalten der Mehrzahl von zweiten Elektroden und zum Anschließen an die Übertragungsleitung an zwei gegenüberliegenden Punkten.

Die Elektrodenzusammenschaltung ist des weiteren vorzugsweise an jede zweite Elektrode in Längsrichtung davon angeschlossen und besitzt einen Übertragungsleitungsverbindungsanschluss an beiden Seiten in Richtung der Breite der zweiten Elektroden.

Wiederum kann alternativ die Elektrodenzusammen-

schaltung mit der Mehrzahl von zweiten Elektroden verzahnt sein und besitzt einen Übertragungsleitungsverbindungsanschluss an beiden Seiten in der kurzen Richtung der zweiten Elektroden.

Die vorliegende Erfindung wird in der nachfolgenden Beschreibung unter Bezugnahme auf die Zeichnung erläutert.

Fig. 1A zeigt eine typische Draufsicht auf einen FET einer ersten bevorzugten Ausführungsform der vorliegenden Erfindung;

Fig. 1B zeigt eine Querschnittsansicht entlang Linie 1B-1B' von **Fig. 1A**;

Fig. 2 zeigt eine äquivalente Schaltung des FET's von **Fig. 1**, wenn sich der FET in einem Durchlasszustand befindet;

Fig. 3 zeigt eine äquivalente Schaltung des FET's von **Fig. 1**, wenn sich der FET in einem Sperrzustand befindet;

Fig. 4 zeigt ein Smithisches Leitungsdiagramm;

Fig. 5 zeigt ein schematisches Diagramm einer für den FET verwendeten Schaltung mit einem Eingang und drei Ausgängen;

Fig. 6 zeigt eine typische Draufsicht auf den FET einer zweiten bevorzugten Ausführungsform der vorliegenden Erfindung;

Fig. 7A zeigt eine typische Draufsicht auf den FET einer ersten alternativen Version der ersten bevorzugten Ausführungsform der vorliegenden Erfindung;

Fig. 7B zeigt eine Querschnittsansicht entlang der Linie VII B-VII B' von **Fig. 7A**;

Fig. 8 zeigt eine typische Draufsicht auf den FET einer zweiten alternativen Version der zweiten bevorzugten Ausführungsform der vorliegenden Erfindung;

Fig. 9 zeigt eine typische Draufsicht auf den FET einer dritten alternativen Version der zweiten bevorzugten Ausführungsform der vorliegenden Erfindung;

Fig. 10A zeigt eine typische Draufsicht auf den FET einer vierten alternativen Version der ersten bevorzugten Ausführungsform der vorliegenden Erfindung;

Fig. 10B zeigt eine Querschnittsansicht entlang Linie XB-XB' von **Fig. 10A**;

Fig. 11 zeigt eine typische Ansicht des FET's einer zweiten alternativen Version der zweiten bevorzugten Ausführungsform der vorliegenden Erfindung;

Fig. 12 zeigt eine typische Ansicht des FET's einer dritten bevorzugten Ausführungsform der vorliegenden Erfindung;

Fig. 13 zeigt eine äquivalente Schaltung des FET's von **Fig. 12**;

Fig. 14 zeigt eine äquivalente Schaltung des FET's von **Fig. 1**, wenn sich der FET in dem Durchlasszustand befindet;

Fig. 15 zeigt eine äquivalente Schaltung des FET's von **Fig. 1**, wenn sich der FET in dem Sperrzustand befindet;

Fig. 16 zeigt ein Smithisches Leitungsdiagramm;

Fig. 17A zeigt eine typische Draufsicht auf den herkömmlichen FET;

Fig. 17B zeigt eine Querschnittsansicht entlang Linie XVII B-XVII B' von **Fig. 17A**;

Fig. 18 zeigt eine äquivalente Schaltung des FET's von **Fig. 17**;

Fig. 19 zeigt eine äquivalente Schaltung des FET's von **Fig. 17**, wenn sich der FET in dem Durchlasszustand befindet;

Fig. 20 zeigt eine äquivalente Schaltung des FET's von **Fig. 17**, wenn sich der FET in dem Sperrzustand befindet; und

Fig. 21 zeigt ein Smithisches Leitungsdiagramm.

Die bevorzugten Ausführungsformen der vorliegenden Erfindung werden unter Bezugnahme auf die zugehörigen Figuren beschrieben.

Ein FET 1 einer ersten bevorzugten Ausführungsform der vorliegenden Erfindung entsprechend Fig. 1 arbeitet als Halbleiterschalter eines einpoligen Ausschalertyps (SPST, single-pole, single-throw). Aus Fig. 1 ergibt sich, dass dieser FET eine im allgemeinen kammförmige Gateelektrode, die eine Mehrzahl von Gateelektrodenkontaktzungen besitzt und an eine Stromversorgungszusammenschaltung angeschlossen ist, und eine Sourceelektrodenanordnung aufweist, welche eine Mehrzahl von Sourceelektroden enthält, die mittels jeweiliger Luftbrücken zusammengeschaltet sind. Von der Mehrzahl der Sourceelektroden sind zwei Elektroden, welche den Enden der Sourceelektrodenanordnung gegenüberliegen, an wenigstens ein Kontaktloch angeschlossen.

Diese Konfiguration erleichtert ein Verkürzen des Abstands von jeder Sourceelektrode zu dem Kontaktloch und kann dadurch die durch das Kontaktloch hinzugefügte Induktivitätskomponente verringern, wenn der FET ein- oder ausgeschaltet wird. Ein Erhöhen der Impedanz Z_{on} , wenn der FET eingeschaltet wird, und ein Verringern der Impedanz Z_{off} , wenn der FET ausgeschaltet wird, können somit unterdrückt werden, und es kann somit die Schaltcharakteristik verbessert werden.

Fig. 1A zeigt eine Draufsicht auf den FET 1, welcher auf einem (nicht dargestellten) Halbleitersubstrat mit einer Erdungsschicht gebildet ist, und Fig. 1B zeigt eine Querschnittsansicht durch Linie IB-IB' von Fig. 1A. Drainelektrodenkontaktzungen 2 und 3 sind im wesentlichen parallel zu den kammförmigen Gateelektrodenkontaktzungen 13, 14, 15 und 16 angeordnet und mit Drainzusammenschaltungen 4 und 6 verbunden, welche an gegenüberliegenden Enden der Drainkontaktzungen angeordnet sind. Die Gateelektrodenkontaktzungen 13, 14, 15 und 16 sind an die Gatestromversorgungszusammenschaltung 17 angeschlossen. Es wird festgestellt, dass die Drainzusammenschaltung 4 und die Gatestromversorgungszusammenschaltung 17 durch einen Isolator an Punkten 20a und 20b isoliert sind, wo sie sich kreuzen.

Wie in Fig. 1B dargestellt sind die Sourceelektrode 8 und die Sourceelektrode 9 durch eine leitende Luftbrücke 11 verbunden, welche die Gateelektrodenkontaktzungen 13 und 14 und die Drainelektrodenkontaktzunge 2 überbrückt. Die Sourceelektrode 9 und die Sourceelektrode 10 sind durch eine leitende Luftbrücke 12 verbunden, welche die Gateelektrodenkontaktzungen 15 und 16 und die Drainelektrodenkontaktzunge 3 überbrückt. Sourceelektroden 8 und 9 sind jeweils an ein Kontaktloch 18 bzw. 19 angeschlossen, welche direkt mit einer Erdungsschicht eines (nicht dargestellten) Halbleitersubstrats verbunden sind.

Es wird festgestellt, dass die Anzahl von Kontaktlöchern, an welche die Sourceelektroden 8 und 10 angeschlossen sind, wenigstens eins und vorzugsweise größer als eins sein kann.

Fig. 2 zeigt eine äquivalente Schaltung des oben beschriebenen FET's 1, welcher als SPST-Schalter in einer MMIC-Anordnung verwendet wird, und es wird eine spezifische Gatespannung V_g angelegt, um den FET 1 einzuschalten. Induktivitäten 21 und 22 von Fig. 2 sind die Induktivitätskomponente L' des Entwurfs des FET's 1. Induktivitäten 23 und 24 stellen jeweilige Induktivitätskomponenten L_s der Kontaktlöcher 18 und 19 dar. Ein Widerstand 25 ist der Source-Drain-Widerstand R_{on} in dem FET 1. Wenn der Widerstand R_{on} einige Ω beträgt, kann die an dem Knoten a beobachtete Impedanz Z_{on} des FET's 1 in etwa durch die folgende Gleichung (1) ausgedrückt werden:

$$Z_{on} = R_{on} + j2\pi f(2L' + L_{s_{sum}}) \quad (1)$$

wobei die Induktivitätskomponente L' die Induktivität ist, welche sich aus der Rekonstruktion des Schaltelements 1 ergibt, und die Induktivität $L_{s_{sum}}$ die Summe der Induktivitätskomponenten L_s der vorgesehenen zwei oder mehr Kontaktlöcher ist.

In der in Fig. 2 dargestellten äquivalenten Schaltung ist die Anzahl der parallel angeschlossenen Induktivitätskomponenten L_s (Induktivitäten 23 und 24) proportional zu der Anzahl der an die Sourceelektrode angeschlossenen Kontaktlöcher. Wenn bei dieser beispielhaften Ausführungsform die Induktivitätskomponente eines senkrecht zu der Übertragungsleitung angeordneten Kontaktlochs an einer Seite L_{s0} ist und die Anzahl von an die Sourceelektroden 8 und 10 angeschlossenen Kontaktlöcher an beiden Enden n beträgt, kann insgesamt $L_{s_{sum}}$ der Induktivität L_s von einem oder mehreren Kontaktlöchern, welche an beiden Seiten senkrecht zu der Übertragungsleitung angeschlossen sind, durch die folgende Gleichung (2) ausgedrückt werden:

$$L_{s0}/2 \geq L_{s_{sum}} > L_{s0}/n \quad (2)$$

Aus der Gleichung (1) ergibt sich, dass die an dem Knoten a von Fig. 2 beobachtete Impedanz Z_{on} sich in Verbindung mit einem Ansteigen der Frequenz f des zugeführten Hochfrequenzsignals erhöht. Wenn die Impedanz Z_{on} ansteigt, wird der Teil des Hochfrequenzsignals, welches auf der Übertragungsleitung 5 fließt, abgeleitet und fließt zu der Übertragungsleitung 7 infolge einer Widerstandsteilung, obwohl die Gesamtheit des Hochfrequenzsignals zu den Erdungsleitern 26 und 27 fließen sollte. Daher kann die Gesamtinduktivität $L_{s_{sum}}$ der Kontaktlöcher auf weniger als die Hälfte wie in der Gleichung (2) dargestellt als Ergebnis des Anschließens der Sourceelektroden an jedem Ende eines oder mehrerer Kontaktlöcher wie oben beschrieben reduziert werden.

Es ist daher möglich ein Ansteigen der Impedanz Z_{on} in Verbindung mit einem Ansteigen der Frequenz des Hochfrequenzsignals deutlich zu unterdrücken, wodurch die Schaltcharakteristik deutlich verbessert wird, insbesondere der Signalverlust verringert und die Isolierung des FET's 1 erhöht wird, wenn der letztgenannte eingeschaltet wird.

Fig. 3 zeigt eine äquivalente Schaltung des oben beschriebenen FET's, welcher als SPST-Schalter in einer MMIC-Anordnung verwendet wird, und es wird die der Gatestromversorgungszusammenschaltung 17 zugeführte Spannung auf einen Pegel unterhalb der Drainstromabschnürspannung V_p des FET's 1 geschaltet, um den FET 1 auszuschalten. Die Kapazität C_{off} stellt eine Source-Drain-Kapazität in dem FET 1 dar. Die an dem Knoten a beobachtete Impedanz Z_{off} des FET's wird durch die folgende Gleichung (3) dargestellt.

$$Z_{off} = -j/(2\pi f \cdot C_{off}) + j2\pi f(2L + L_{s_{sum}}) = j\{1 - 4\pi^2 f^2 \cdot C_{off}(2L + L_{s_{sum}})\}/(2\pi f \cdot C_{off}) \quad (3)$$

Aus der Gleichung (3) ergibt sich, dass sich die an dem Knoten a von Fig. 3 beobachtete Impedanz Z_{off} in Verbindung mit einem Ansteigen der Frequenz f des zugeführten Hochfrequenzsignals verringert. Jedoch kann die Gesamtinduktivität $L_{s_{sum}}$ der Kontaktlöcher auf weniger als die Hälfte wie in der Gleichung (2) dargestellt als Ergebnis des Verbindens zweier oder mehrerer Kontaktlöcher mit den Sourceelektroden wie oben beschrieben reduziert werden.

Es ist daher möglich ein Ansteigen der Impedanz Z_{off} in Verbindung mit einem Ansteigen der Frequenz des Hochfrequenzsignals deutlich zu unterdrücken, wodurch die Schaltcharakteristik deutlich verbessert wird, insbesondere der Si-

gnalverlust reduziert wird und die Isolierung des FET's 1 erhöht wird, wenn der letztgenannte ausgeschaltet wird.

Fig. 4 zeigt ein Smithsches Leitungsdiagramm, welches die Impedanz Z_{on} und die Impedanz Z_{off} darstellt, welche in der Figur durch schwarze Punkte angezeigt sind, von dem Knoten a in Fig. 2 und Fig. 3 aus betrachtet, wenn ein Hochfrequenzsignal einer Frequenz $f = 75$ GHz hindurchtritt. Die Impedanz Z_{on} und die Impedanz Z_{off} werden, wenn lediglich ein Kontaktloch wie ein Kontaktloch 18 vorhanden ist, welches lediglich mit einer der zwei Sourceelektroden wie einer Sourceelektrode 8 verbunden ist, durch die gestrichelte Linie in Fig. 4 angezeigt. Die Impedanz Z_{on} und die Impedanz Z_{off} werden, wenn ein Kontaktloch 18 mit der Sourceelektrode 8 verbunden ist und ein anderes Kontaktloch 19 mit der Sourceelektrode 10 wie bei dieser beispielhaften Ausführungsform der vorliegenden Erfindung verbunden ist, durch die durchgezogenen Linien in Fig. 4 angezeigt.

Wie aus der Figur bestätigt kann ein Ansteigen der Impedanz Z_{on} und ein Verringern der Impedanz Z_{off} durch Anordnen eines Kontaktlochs an jedem der Sourceelektroden an dem Ende effizient unterdrückt werden.

Es wird festgestellt, dass die Kopplungskapazität des Hochfrequenzsignals und das Kontaktloch symmetrisch gebildet sind und die Hochfrequenzcharakteristik dadurch stabilisiert werden kann, wenn Kontaktlöcher 18 und 19 symmetrisch zueinander und senkrecht zu der Richtung angeordnet werden, in welcher das Hochfrequenzsignal sich durch die Übertragungsleitung bewegt.

Es wird weiter festgestellt, dass der FET 1 Übertragungsleitungen 5 und 7 besitzt, welche mit derselben Leitung mit zwei Kontaktlöchern 18 und 19 verbunden sind, die symmetrisch zu der Übertragungsleitung angeordnet sind, so dass die Kontaktlöcher 18 und 19 die Übertragungsleitung schneiden. Diese Konfiguration erleichtert den Entwurf des FET's als Halbleiterschalter.

Die Verwendung des FET's 1, welcher wie oben beschrieben als 3-Wege-Schalter auf einem einzigen Halbleitersubstrat gebildet ist, wird unten erläutert. Wie oben beschrieben besitzt dieser FET 1 zwei verbundene Übertragungsleitungen 5 und 7, die auf einer einzigen geraden Leitung gebildet sind. Es ist daher möglich eine Übertragungsleitung in der Signaleingaberichtung anzuordnen und die anderen zwei Übertragungsleitungen um 90° und 270° bezüglich der Signaleingangsrichtung versetzt anzuordnen, wodurch ein gleicher Abstand von dem Signaleingangsanschluss zu jedem Schalter sichergestellt wird. Dementsprechend ist es möglich einen 3-Wege-Schalter mit niedrigem und gleichem Verlust in jedem Schaltpfad zu bilden.

Die in Fig. 1 dargestellten Kontaktlöcher 18 und 19 des FET's 1 können in einem FET 1' wie in Fig. 6 dargestellt durch Erdungsplatten 150 und 151 ersetzt werden, die auf einer Oberfläche des Substrats angeordnet sind. In dem Fall des FET's 1 von Fig. 6 ist die Erdungsplatte 150 mit der Sourceelektrode 8 verbunden, und es ist die Erdungsplatte 151 mit der Sourceelektrode 10 verbunden. Die Impedanz Z_{on} , wenn der FET 1' eingeschaltet ist, und die Impedanz Z_{off} , wenn er ausgeschaltet ist, können wie in Gleichungen (1) bis (3) dargestellt ausgedrückt werden und wurden oben unter Bezugnahme auf den FET 1 beschrieben. Eine weitere Beschreibung davon wird somit unten ausgelassen.

(2) Erste alternative Version der ersten Ausführungsform

Fig. 7A zeigt eine typische Draufsicht auf einen FET 30 einer alternativen Version des in Fig. 1 dargestellten FET's 1 der vorliegenden Erfindung; und Fig. 7B zeigt eine Querschnittsansicht entlang Linie VII B-VII B' von Fig. 7A. Der FET 30 unterscheidet sich von FET 1 dahingehend, dass ein

Kontaktloch mit einer Drainelektrode in dem FET 30 verbunden ist, wohingegen die Kontaktlöcher mit den Sourceelektroden in dem FET 1 wie oben beschrieben verbunden sind.

In dem FET 30 sind wie in Fig. 7 dargestellt Übertragungsleitungen 41 und 43 in einer einzigen geraden Leitung angeordnet, und zwei Kontaktlöcher 34 und 36 schneiden die Übertragungsleitungen 41 und 43.

Die linken Enden der Drainelektrodenkontaktzungen 31 und 32 sind wie in der Figur dargestellt durch eine Drainzusammenschaltung 33 mit dem Kontaktloch 34 verbunden. Die rechten Enden der Drainelektrodenkontaktzungen 31 und 32 sind wie in der Figur zu sehen durch die Drainzusammenschaltung 35 mit dem Kontaktloch 36 verbunden. Die Sourceelektrode 37 und die Sourceelektrode 38 sind durch eine leitende Luftbrücke 50 verbunden, welche Gateelektrodenkontaktzungen 44 und 45 und die Drainelektrodenkontaktzungen 31 überbrückt. Die Sourceelektrode 38 und die Sourceelektrode 39 sind durch eine leitende Luftbrücke 51 verbunden, welche die Gateelektrodenkontaktzungen 46 und 47 und die Drainelektrodenkontaktzungen 32 überbrückt. Die Sourceelektroden 37 und 39 sind jeweils mit einer Drainzusammenschaltung 40 bzw. 42 verbunden. Generell sind kammförmige Gateelektrodenkontaktzungen 44, 45, 46 und 47 mit der Gatestromversorgungszusammenschaltung 48 verbunden. Diese Gatestromversorgungszusammenschaltung 48 ist von der Drainzusammenschaltung 33a und 33b dort, wo sie sich an Überschneidungen 49a und 49b kreuzen, durch eine dazwischen befindliche Isolierschicht isoliert.

Die Impedanz Z_{on} , wenn der FET 30 eingeschaltet ist, und die Impedanz Z_{off} , wenn er ausgeschaltet ist, können wie in den Gleichungen (1) bis (3) dargestellt ausgedrückt werden und wurden unter Bezugnahme auf den FET 1 beschrieben. Es wird somit eine weitere Beschreibung davon unten ausgelassen.

Die Kontaktlöcher 34 und 36 des in Fig. 7 dargestellten FET's 30 können in einem FET 30' wie in Fig. 8 dargestellt durch Erdungsplatten 160 und 161 ersetzt werden, welche auf einer Oberfläche des Substrats angeordnet sind. In dem Fall des FET's 30' von Fig. 8 ist die Erdungsplatte 160 mit der Drainzusammenschaltung 33a, 33b verbunden, und es ist die Erdungsplatte 161 mit der Drainzusammenschaltung 35a und 35b verbunden. Die Impedanz Z_{on} , wenn der FET 30' eingeschaltet ist, und die Impedanz Z_{off} , wenn er ausgeschaltet ist, können wie in den Gleichungen (1) bis (3) dargestellt ausgedrückt werden und wurden oben unter Bezugnahme auf den FET 1 beschrieben. Eine weitere Beschreibung davon wird somit unten ausgelassen.

(3) Zweite Ausführungsform

Ein FET 60 einer zweiten bevorzugten Ausführungsform der vorliegenden Erfindung ist dadurch charakterisiert, dass ein Kontaktloch zum direkten Erden einer Sourceelektrode bereitgestellt wird, welches für jede Sourceelektrode vorgesehen wird. Diese Konfiguration ermöglicht es die Induktivität L_s jedes Kontaktlochs an der Einschalt- oder Ausschaltimpedanz Z_{on} oder Z_{off} weiter zu reduzieren. Als Ergebnis kann die Schaltcharakteristik, d. h. ein niedriger Verlust und eine hohe Isolierung, weiter deutlich verbessert werden.

Fig. 9 zeigt eine Draufsicht auf den FET 60 der zweiten Ausführungsform der vorliegenden Erfindung. Jede Sourceelektrode 65, 66 und 67 besitzt ein Kontaktloch 68, 69 bzw. 70 zum Verbinden der zugeordneten Sourceelektroden direkt mit der Erdungsschicht eines (nicht dargestellten) Halbleitersubstrats. Das rechte Ende jeder Drainelektroden-

kontaktzunge 61 und 62 ist wie in der Figur dargestellt mit einer Drainzusammenschaltung 63 verbunden. Das linke Ende jeder Drainelektrodenkontaktzunge 61 und 62 ist wie aus der Figur ersichtlich mit einer Drainzusammenschaltung 64 verbunden. Die zwischen den Sourceelektroden und Drainelektroden angeordneten Gateelektrodenkontaktzungen 71, 72, 73 und 74 sind mit der Gatestromversorgungszusammenschaltung 75 verbunden. Die Gatestromversorgungszusammenschaltung 75 ist von der Drainzusammenschaltung 64 dort durch eine Isolierung isoliert, wo sie sich an Überschneidungen kreuzen.

Im Vergleich mit dem FET 1 der ersten Ausführungsform der vorliegenden Erfindung verkürzt dieser FET 60 der zweiten Ausführungsform den Abstand zwischen einer Sourceelektrode und einem Kontaktloch und reduziert dadurch weiter die Gesamtinduktivität L_{sum} .

(4) Erste Variation der zweiten Ausführungsform

Fig. 10A zeigt eine Draufsicht auf eine erste Variation 80 des FET's der zweiten bevorzugten Ausführungsform der vorliegenden Erfindung, und Fig. 10B zeigt eine Querschnittsansicht entlang Linie XB-XB' von Fig. 10A.

In diesem FET 80 besitzt jede Sourceelektrode 86, 87 und 88 ein Kontaktloch 89, 90 und 91, welches mit einer Erdungsschicht eines Halbleitersubstrats verbunden ist. Eine Drainzusammenschaltung 83 und eine Drainelektrodenkontaktzunge 81 sind durch eine leitende Luftbrücke 97 verbunden, welche die Sourceelektrode 86 und eine Gateelektrodenkontaktzunge 92 überbrückt. Die Drainelektrodenkontaktzunge 81 und die Drainelektrodenkontaktzunge 82 sind durch eine leitende Luftbrücke 98 verbunden, welche Gateelektrodenkontaktzungen 93 und 94 und eine Sourceelektrode überbrückt. Die Drainelektrodenkontaktzunge 82 und die Drainelektrodenkontaktzunge 83 sind durch eine leitenden Luftbrücke 99 verbunden, welche eine Gateelektrodenkontaktzunge 95 und eine Sourceelektrode 88 überbrückt. Die üblicherweise kammförmig ausgebildeten Gateelektrodenkontaktzungen 92, 93, 94 und 95 sind mit einer Gatestromversorgungszusammenschaltung 96 verbunden.

Die in dem FET 80 somit enthaltene Gatestromversorgungszusammenschaltung 96 kreuzt nicht irgendeine Source- oder Drainelektrode, wodurch die Konfiguration des FET's weiter vereinfacht wird.

Im Vergleich mit dem FET 1, dem FET 1', dem FET 30 und dem FET 30' verkürzt der FET 80 dieser Ausführungsform der vorliegenden Erfindung verkürzt den Abstand von der Sourceelektrode zum Kontaktloch und kann dadurch die Gesamtinduktivität L_{sum} weiter reduzieren. D. h. der FET 80 dieser beispielhaften Ausführungsform reduziert weiter die Impedanz Z_{on} , welche von der Drainzusammenschaltung 83 aus beobachtet wird, ebenso wie die Impedanz im Ausschaltzustand Z_{off} erhöht wird. Die Schaltcharakteristik kann somit weiter verbessert werden.

(5) Zweite Variation der zweiten Ausführungsform

Fig. 11 zeigt eine Draufsicht auf den FET 100 einer zweiten Variation der zweiten bevorzugten Ausführungsform der vorliegenden Erfindung. Bei dem FET 100 besitzen die Sourceelektroden 104, 105 und 106 jeweils ein mit einem Erdungsleiter auf der Rückseite des Substrats verbundenes Kontaktloch. Drainelektrodenkontaktzungen 101 und 102 sind mit einer Drainzusammenschaltung 103 an dem rechten Ende wie aus Fig. 11 ersichtlich derart verbunden, dass sie die Sourceelektroden 104, 105 und 106 nicht schneiden.

Wie der in Fig. 10 dargestellte FET 80 kann ebenfalls der FET 100 dieser Variation die Gesamtinduktivität L_{sum} zwi-

schen Sourceelektroden und Kontaktlöchern weiter reduzieren. Als Ergebnis kann dieser FET 100 ein Erhöhen der Impedanz im Einschaltzustand Z_{on} und ein Verringern der Impedanz im Ausschaltzustand Z_{off} unterdrücken. Als Ergebnis kann die Schaltcharakteristik weiter verbessert werden.

(6) Dritte Ausführungsform

Fig. 12 zeigt eine Draufsicht auf einen FET 200 einer dritten Ausführungsform der vorliegenden Erfindung. Dieser FET 200 unterscheidet sich von dem in Fig. 1 dargestellten FET 1 durch zusätzliche Resonanzleitungen 201 und 202. Die Resonanzleitung 201 besitzt eine Induktivität L_c und verbindet ein Kontaktloch 18 und eine Übertragungsleitung 7. Die Resonanzleitung 202 besitzt dieselbe Induktivität L_c wie die Resonanzleitung 201 und verbindet ein Kontaktloch 19 und eine Übertragungsleitung 7.

Fig. 13 zeigt eine äquivalente Schaltung des FET's 200, welcher als SPST-Schalter in einer MMIC-Anordnung verwendet wird, wenn eine bestimmte Gatespannung V_g angelegt wird, um den FET 200 einzuschalten. Induktivitäten 21 und 22 entsprechend Fig. 12 sind die Induktivitätskomponente L' des FET's 200. Induktivitäten 23 und 24 sind die Induktivitätskomponenten L_s der Kontaktlöcher 18 und 19. Ein Widerstand 25 ist der Source-Drain-Widerstand R_{on} in dem FET 200. Wenn der Widerstand R_{on} einige Ω beträgt, kann die Impedanz Z_{on} des FET's 200, welche an einem Knoten p beobachtet wird, entsprechend der folgenden Gleichung 4 erlangt werden.

$$Z_{on} = [1/(R_{on} + j\pi f \cdot 2L) + 1/(j2\pi f \cdot L_c)]^{-1} + L_{sum} \quad (4).$$

Wie aus der Gleichung (4) ersichtlich erhöht sich die Impedanz Z_{on} in Verbindung mit einem Erhöhen der Frequenz f des zugeführten Hochfrequenzsignals.

Fig. 14 zeigt eine äquivalente Schaltung des FET's 200, welcher als SPST-Schalter in einer MMIC-Anordnung verwendet wird, wenn die der Gatestromversorgungszusammenschaltung 17 zugeführte Spannung auf einen Pegel unter der Drainstromabschnürspannung V_p des FET's 200 umgeschaltet wird, um den FET 200 auszuschalten. Die Kapazität C_{off} ist die Source-Drain-Kapazität in dem FET 200. Die an dem Knoten a beobachtete Impedanz Z_{off} des FET's 200 ergibt sich entsprechend der Gleichung (5).

$$Z_{off} = [j2\pi f(2L' + (1/C_{off}))^{-1} + 1/j2\pi f L_c]^{-1} + L_{sum} = j2\pi f(L_c - 4\pi^2 f^2 \cdot 2L' \cdot C_{off} \cdot L_c) / (1 - 4\pi^2 f^2 \cdot 2L' \cdot C_{off}(2L' + L_c)) \quad (5).$$

Wenn $L' < L_c$ gilt, wird die Impedanz Z_{off} etwa gleich unendlich, falls die Resonanzleitungen 201 und 202 mit einer Induktivität L_c verwendet werden, die der Gleichung (6) genügt. Es wird dann möglich den FET 200 als im wesentlichen offenen Anschluss bezüglich eines Hochfrequenzsignals mit der Frequenz f zu behandeln, und es kann eine ideale Schaltcharakteristik, d. h. eine hohe Isolierung erzielt werden.

$$4\pi^2 f^2 \cdot C_{off} \cdot L_c = 1 \quad (6).$$

Fig. 15 zeigt ein Smithisches Leitungsdiagramm, welches die durch die schwarzen Punkte in der Figur angezeigten Impedanzen Z_{on} und Z_{off} an dem Knoten p [B, sic] in Fig. 13 und Fig. 14 darstellt, wenn ein Hochfrequenzsignal einer Frequenz f gleich 75 GHz hindurchtritt. Aus der Figur ergibt sich, dass der FET 200 dieser beispielhaften Ausführungsform die Impedanz Z_{on} im Vergleich mit dem FET 1 der ersten Ausführungsform weiter reduzieren kann und die Impe-

danz Z_{off} auf einen effektiv unbegrenzten Pegel erhöhen kann. Als Ergebnis kann die Schaltcharakteristik in einem ausgeschalteten Zustand weiter verbessert werden.

(7) Variation der dritten Ausführungsform

Fig. 16 zeigt eine Draufsicht auf den FET **300** einer alternativen Version der dritten Ausführungsform der Erfindung. Der FET **300** unterscheidet sich von dem in **Fig. 7** dargestellten FET **30** dahingehend, dass das Kontaktloch **54** und die Übertragungsleitung **43** durch eine Resonanzleitung **301** verbunden sind, welche eine Induktivität L_c aufweist, und dass ein Kontaktloch **56** und die Übertragungsleitung **43** durch eine Resonanzleitung **302** verbunden sind, welche dieselbe Induktivität L_c wie die Resonanzleitung **301** aufweist.

Die Impedanz im Einschaltzustand Z_{on} und die Impedanz im Ausschaltzustand Z_{off} des FET's **300** können ebenfalls aus den Gleichungen (4) bis (6) abgeleitet werden, die bezüglich des in **Fig. 12** dargestellten FET's **200** beschrieben wurden, und es wird somit eine weitere Beschreibung unten ausgelassen.

Vorstehend wurde ein Millimeterband-Halbleiterschaltkreis offenbart. Ein Halbleiterschalter besitzt eine Mehrzahl von parallel angeschlossenen FET's, welche jeweils Gateelektroden aufweisen, die mit ersten und zweiten Elektroden auf einem Halbleitersubstrat verzahnt bzw. verschachtelt sind. Eine Elektrodenzusammenschaltung stellt in Längsrichtung der ersten Elektroden eine Verbindung zu wechselseitig benachbarten ersten Elektroden in der Mehrzahl der FET's her. Eine weitere Elektrodenzusammenschaltung verbindet zweite Elektroden in der Mehrzahl der FET's in einer Richtung, welche die erste Elektrodenzusammenschaltung schneidet. Eine Erdungsleitung stellt eine Verbindung von wenigstens zweien der zweiten Elektroden zur Masse an den äußersten Positionen der zweiten Elektroden in der Mehrzahl der FET's her.

Patentansprüche

1. Millimeterband-Halbleiterschaltkreis mit einem Feldeffekttransistor (FET) als Schaltelement für die Millimeterband-Übertragungsleitung, welcher zwischen der Millimeterband-Übertragungsleitung und Masse angeordnet ist, mit:
 - einer üblicherweise kammförmig ausgebildeten Gateelektrode, welche eine Mehrzahl von Gateelektrodenkontaktzungen aufweist und mit einem Stromversorgungspfad verbunden ist;
 - einer ersten Elektrode und einer zweiten Elektrode, welche in einer abwechselnden Folge mit der Mehrzahl von Gateelektroden angeordnet sind, die dazwischen mit einem bestimmten Intervall angeordnet sind;
 - einer ersten Gateelektrodenzusammenschaltung, welche die Mehrzahl von ersten Elektrode an jedem längsseitigen Ende der ersten Elektroden zusammenschaltet;
 - einer zweiten Elektrodenzusammenschaltung zur Verbindung benachbarter zweiter Elektroden mittels einer Luftbrücke; und
 - einer Erdungsleitung zum Anschließen der ersten Elektrodenzusammenschaltung oder von zwei zweiten Elektroden, die an beiden Enden in Verbindungsrichtung lokalisiert sind und mittels der zweiten Elektrodenzusammenschaltung verbunden sind, an Masse; wobei die Übertragungsleitung mit der ersten Elektrodenzusammenschaltung oder den zweiten Elektroden verbunden ist, welche an beiden Enden in Verbindungsrichtung lokalisiert sind und mittels der zweiten

Elektrodenzusammenschaltung verbunden sind, die nicht mit der Erdungsleitung verbunden ist.

2. Millimeterband-Halbleiterschaltkreis nach Anspruch 1, dadurch gekennzeichnet, dass die erste Elektrode die Drainelektrode und die zweite Elektrode die Sourceelektrode ist.

3. Millimeterband-Halbleiterschaltkreis nach Anspruch 1, dadurch gekennzeichnet, dass die erste Elektrode die Sourceelektrode und die zweite Elektrode die Drainelektrode ist.

4. Millimeterband-Halbleiterschaltkreis nach Anspruch 1, dadurch gekennzeichnet, dass die Erdungsleitung mittels eines Kontaktlochs die erste Elektrodenzusammenschaltung oder die zwei Elektroden, welche an beiden Enden in Verbindungsrichtung lokalisiert sind und durch eine zweite Elektrodenzusammenschaltung zusammengeschaltet sind, mit Masse verbindet.

5. Millimeterband-Halbleiterschaltkreis nach Anspruch 1, dadurch gekennzeichnet, dass die Erdungsleitung die erste Elektrodenzusammenschaltung oder die zwei zweiten Elektroden, welche an beiden Enden in Verbindungsrichtung lokalisiert sind und durch eine zweite Elektrodenzusammenschaltung zusammengeschaltet sind, mittels einer Erdungsplatte direkt mit Masse verbindet.

6. Millimeterband-Halbleiterschaltkreis nach Anspruch 1, dadurch gekennzeichnet, dass die erste Elektrodenzusammenschaltung und die zweite Elektrodenzusammenschaltung mittels einer Resonanzschaltung, welche eine bestimmte Reaktanz aufweist, wechselseitig verbunden sind.

7. Millimeterband-Halbleiterschaltkreis mit einem Feldeffekttransistor, welcher als Schaltelement zwischen Masse und einer Millimeterband-Übertragungsleitung angeordnet ist, mit:

- einer üblicherweise kammförmig ausgebildeten Gateelektrode, welche eine Mehrzahl von Gateelektrodenkontaktzungen aufweist, die mit einem Stromversorgungspfad verbunden sind;
- einer ersten Elektrode und einer zweiten Elektrode, welche eine Mehrzahl von wechselseitig verzahnten Elektrodenkontaktzungen mit einer bestimmten Lücke zu jeder der in der Mehrzahl vorkommenden Gateelektrodenkontaktzungen aufweist;
- einer Erdungsleitung zum direkten Verbinden jeder der in der Mehrzahl vorkommenden ersten Elektroden mit Masse; und
- einer Elektrodenzusammenschaltung zum Zusammenhalten der in der Mehrzahl vorkommenden zweiten Elektroden und zum Anschließen an die Übertragungsleitung an zwei gegenüberliegenden Punkten.

8. Millimeterband-Halbleiterschaltkreis nach Anspruch 7, dadurch gekennzeichnet, dass die Elektrodenzusammenschaltung eine Verbindung zu jeder zweiten Elektrode in Längsrichtung davon herstellt und einen Übertragungsleitungsverbindungsanschluss an beiden Seiten in Längsrichtung der zweiten Elektroden aufweist.

9. Millimeterband-Halbleiterschaltkreis nach Anspruch 7, dadurch gekennzeichnet, dass die Elektrodenzusammenschaltung zwei benachbarte Elektroden mittels einer Luftbrücke in Richtung der Breite der zweiten Elektroden verbindet und einen Übertragungsleitungsverbindungsanschluss an beiden Seiten in Richtung der Breite der zweiten Elektroden aufweist.

10. Millimeterband-Halbleiterschaltkreis nach Anspruch 7, dadurch gekennzeichnet, dass die Elektrodenzusammenschaltung mit der Mehrzahl von zweiten

Elektroden verzahnt ist und einen Übertragungsleitungsverbindungsanschluss an beiden Seiten in der kurzen Richtung der zweiten Elektroden aufweist.

Hierzu 15 Seite(n) Zeichnungen

5

10

15

20

25

30

35

40

45

50

55

60

65

- Leerseite -

Fig. 1B

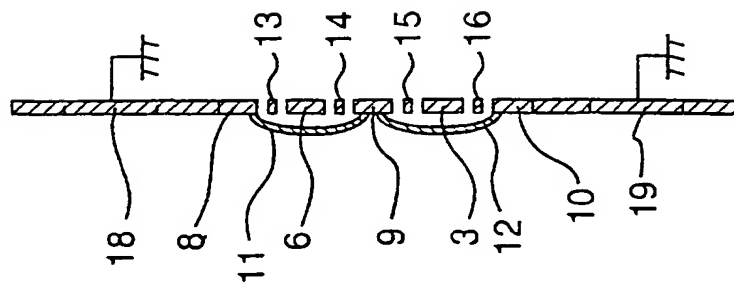


Fig. 1A

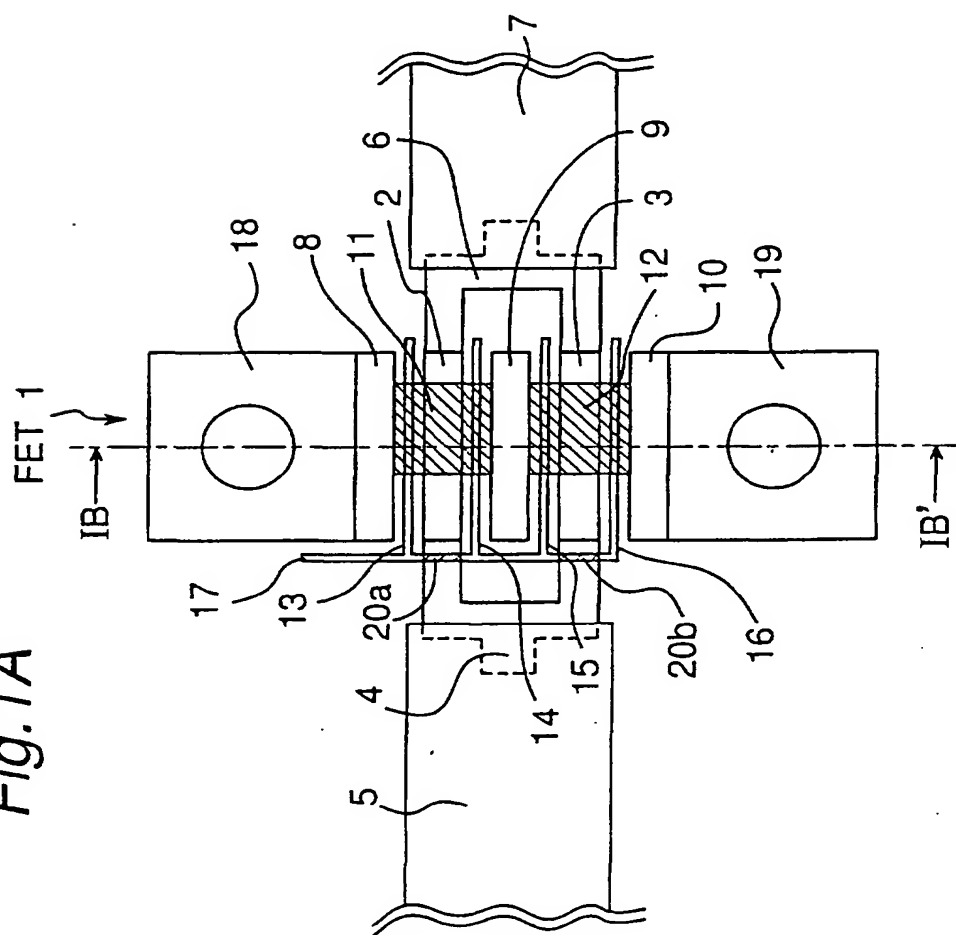


Fig.2

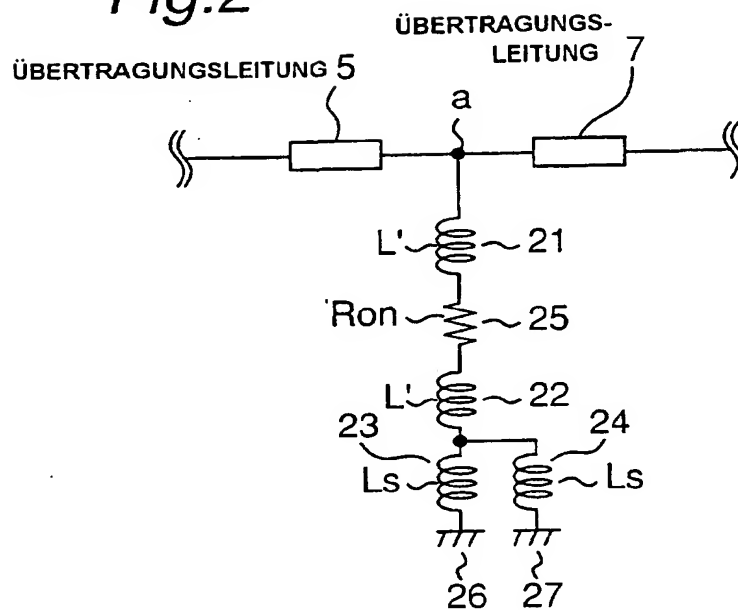


Fig.3

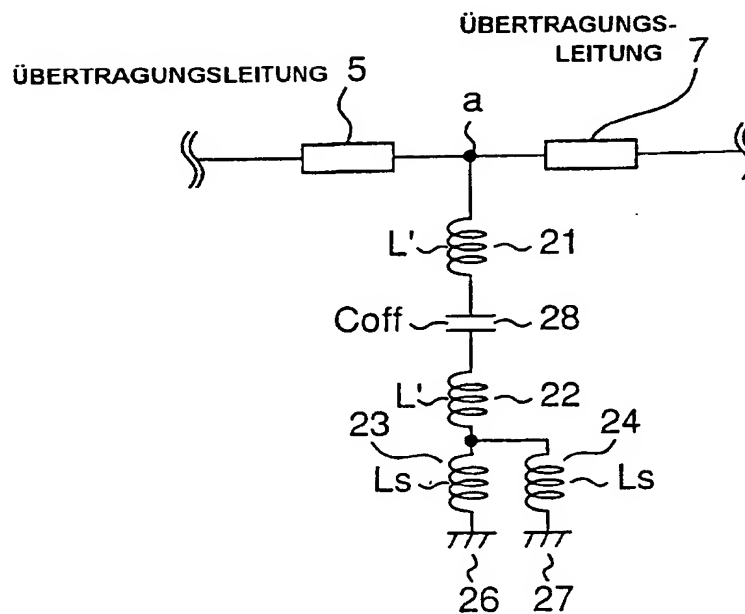


Fig.4

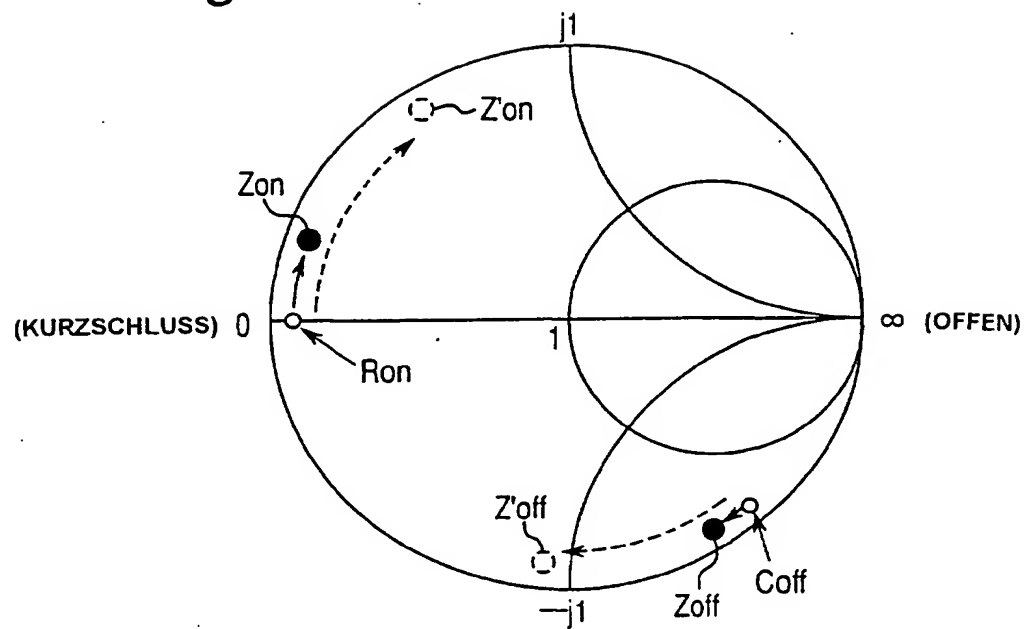


Fig.5

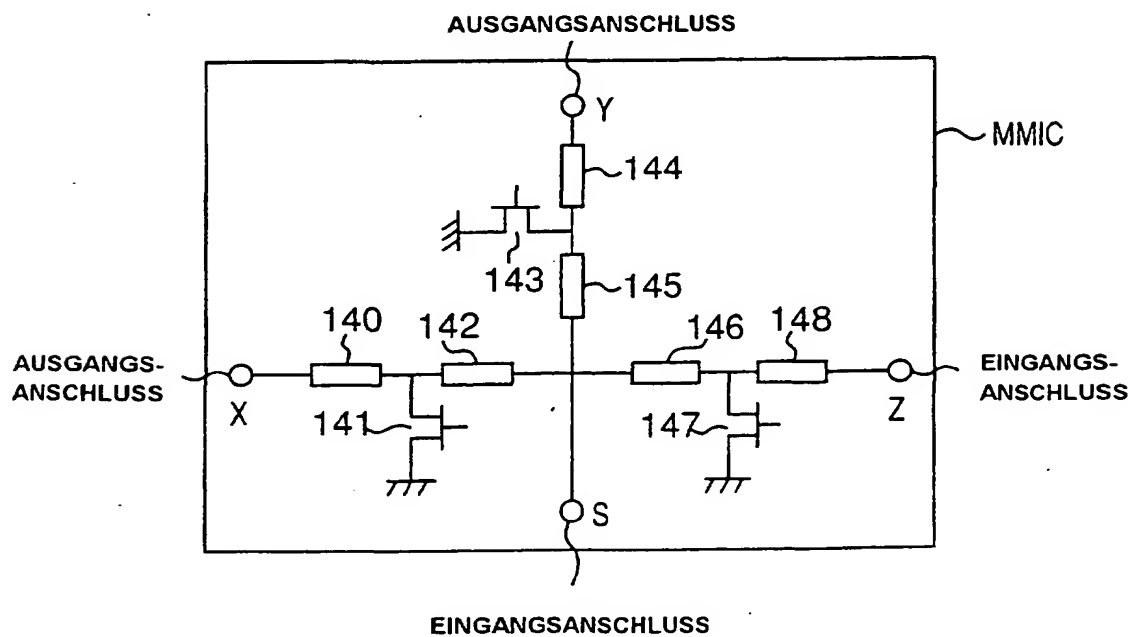


Fig. 6

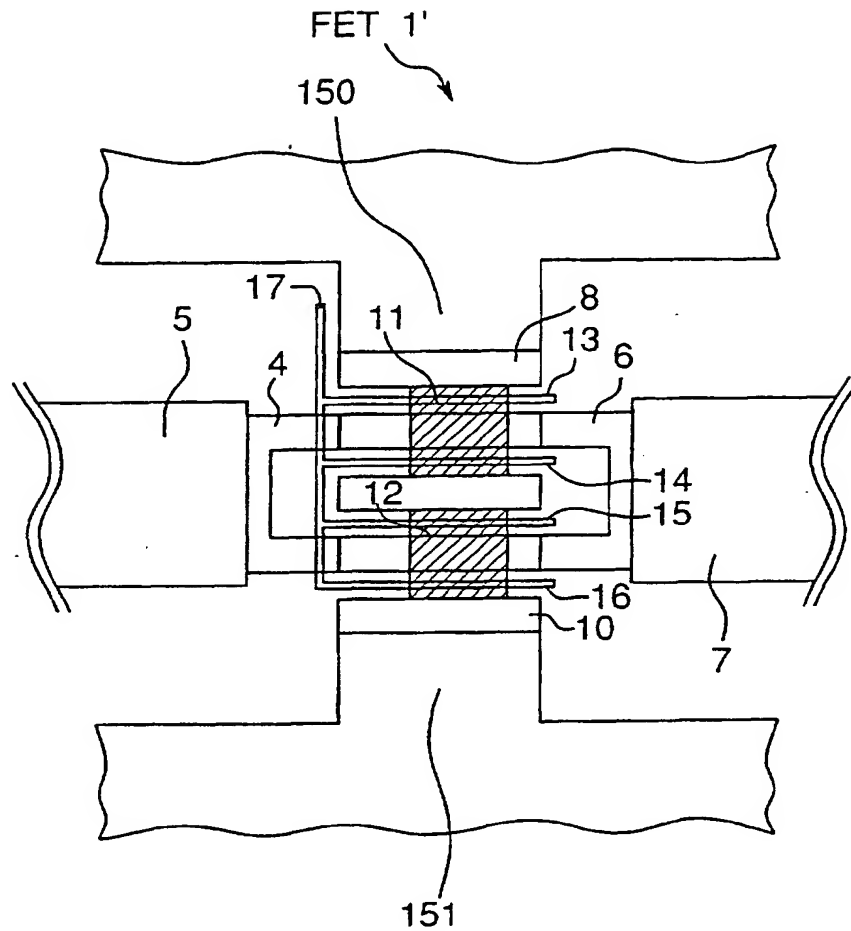


Fig.7B

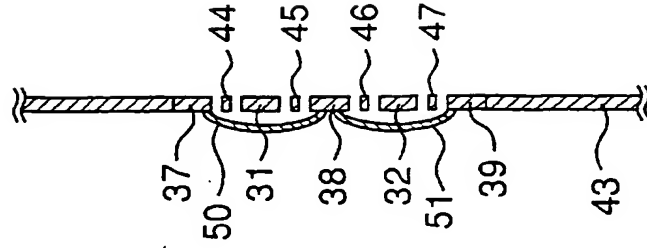


Fig.7A

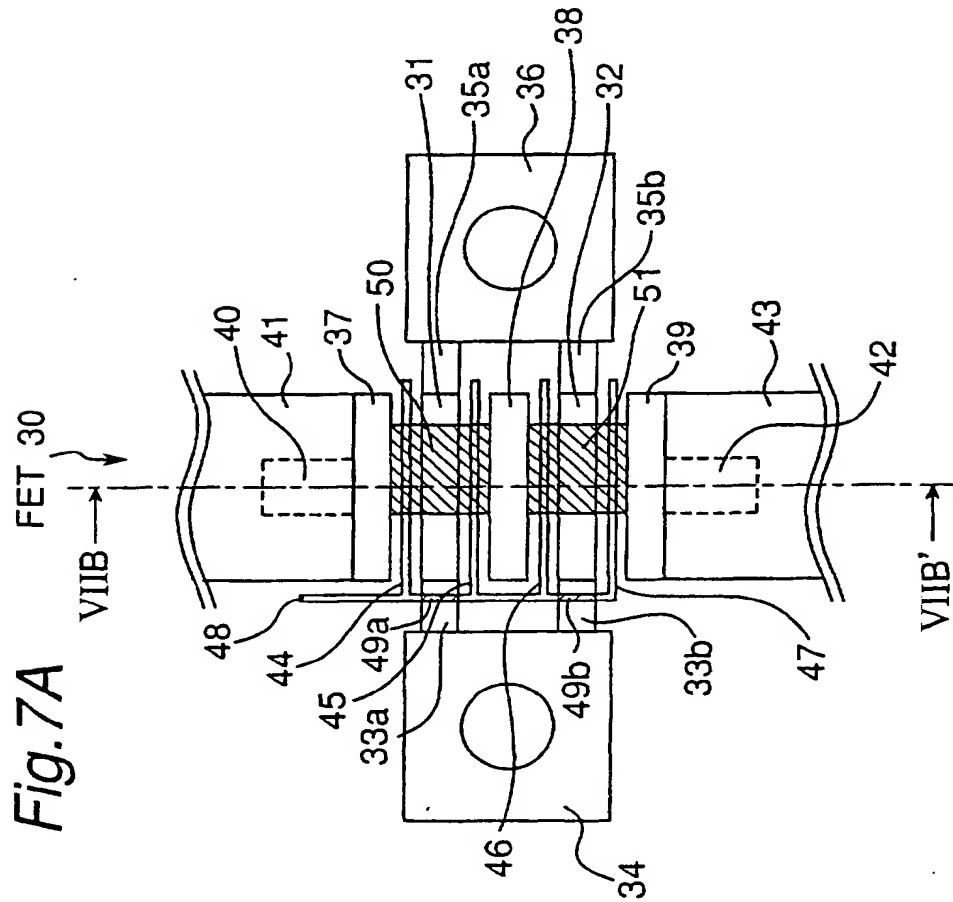


Fig. 8

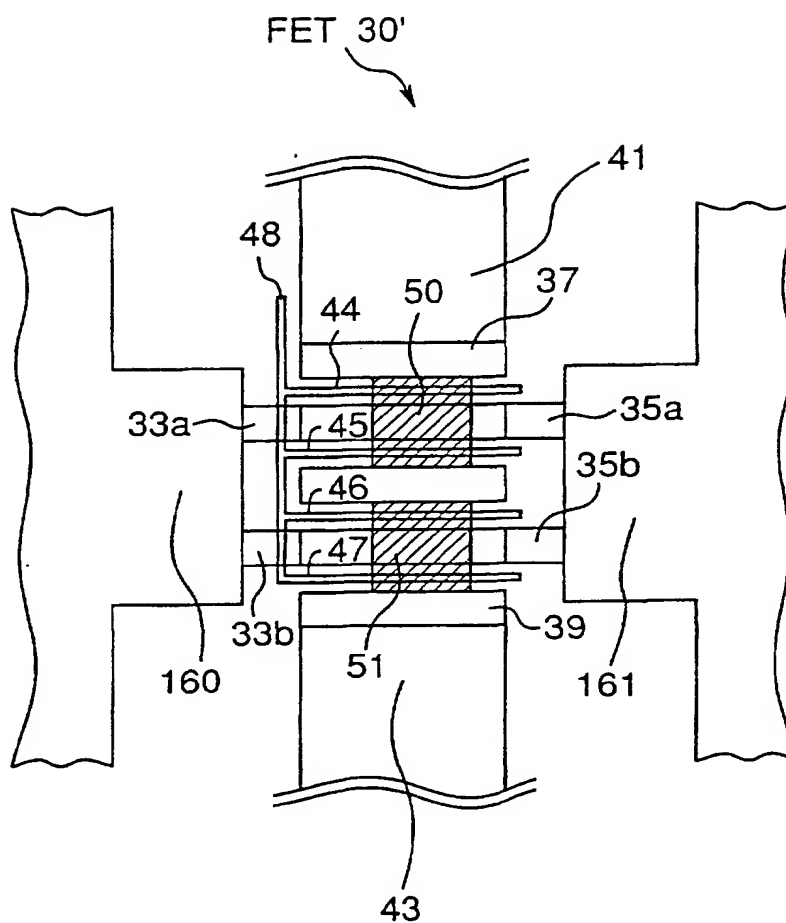


Fig. 9

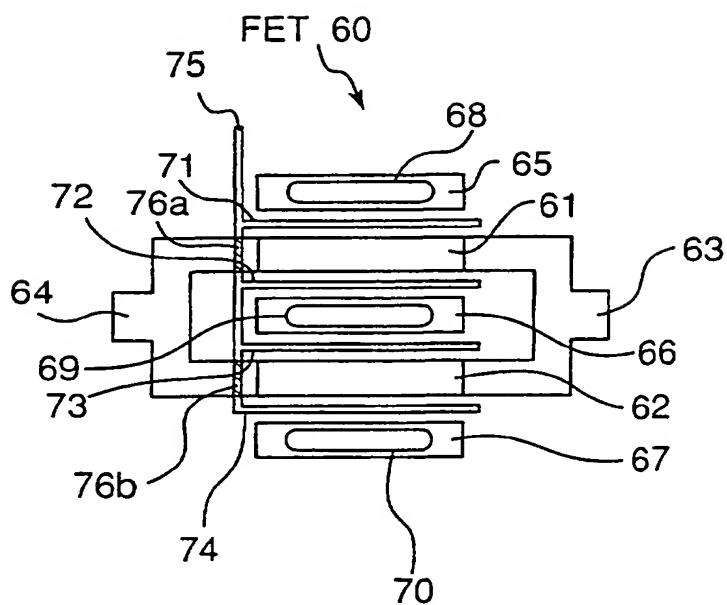


Fig. 11

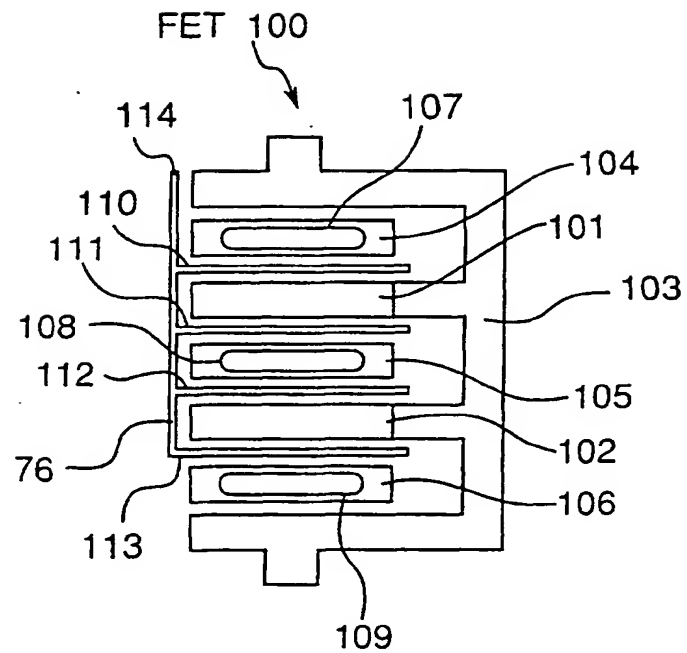


Fig. 12

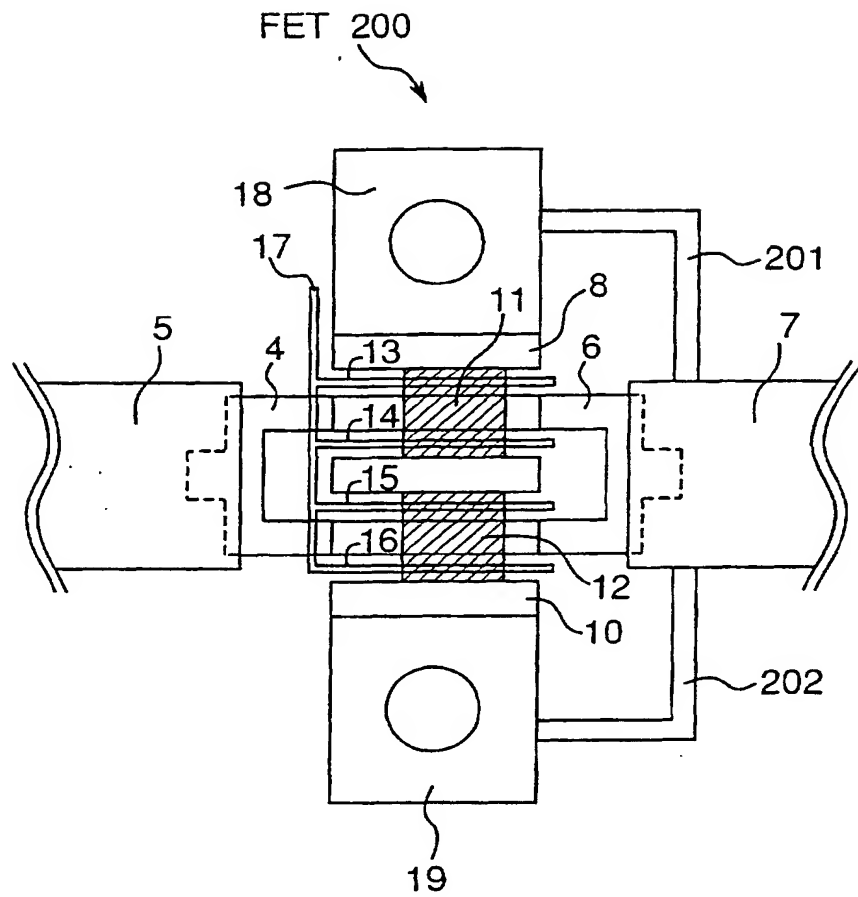


Fig. 13

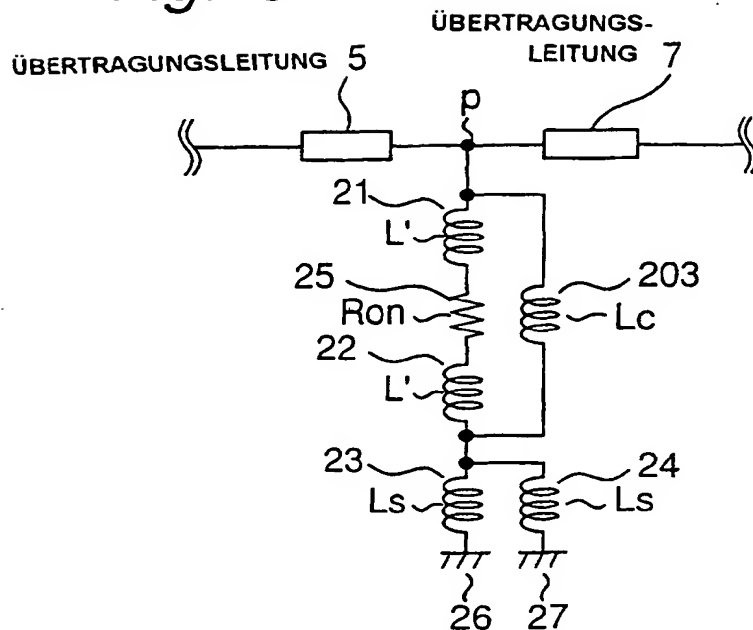


Fig. 14

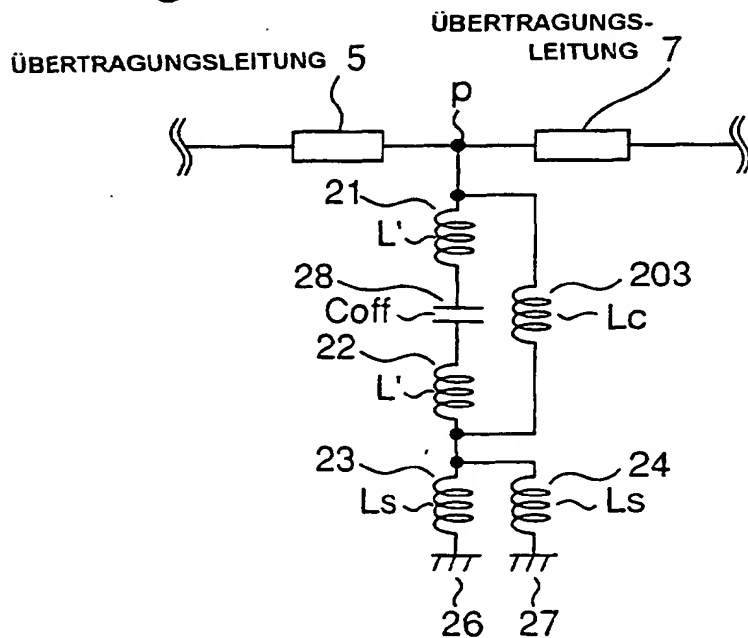


Fig.15

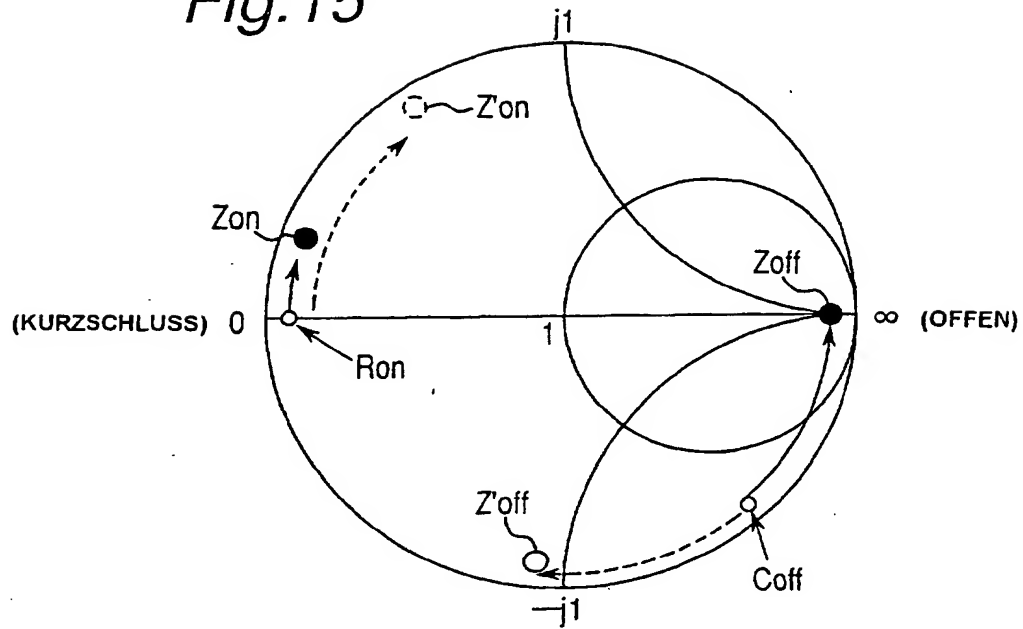


Fig.16

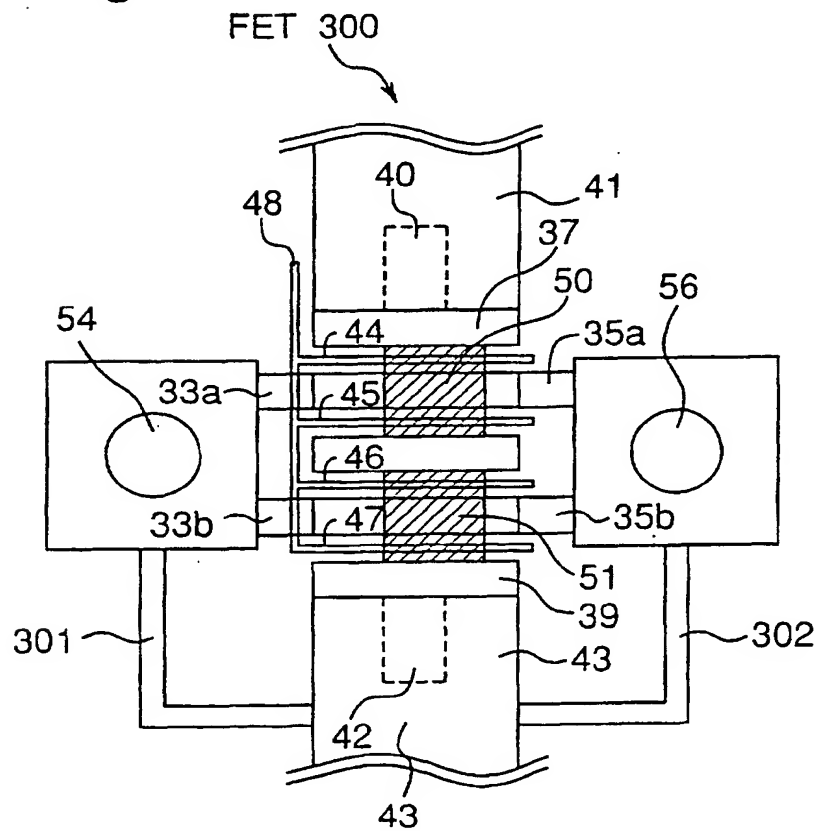


Fig. 17B **STAND DER TECHNIK**

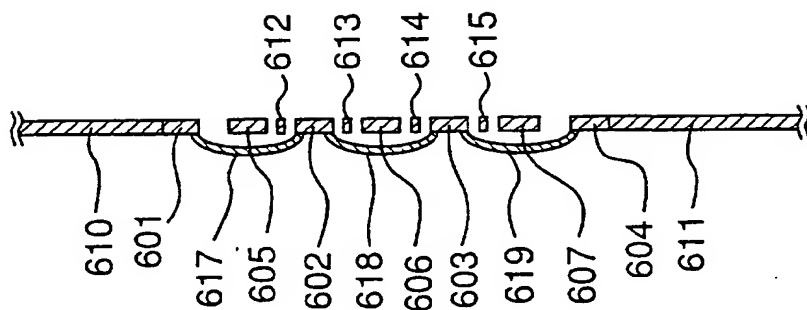


Fig. 17A **STAND DER TECHNIK**

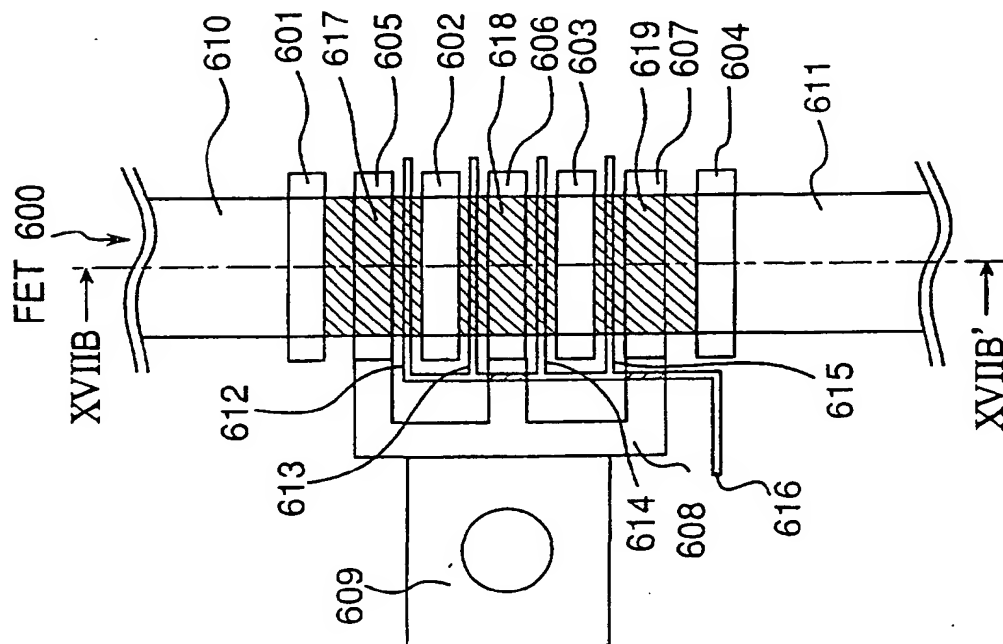


Fig. 18

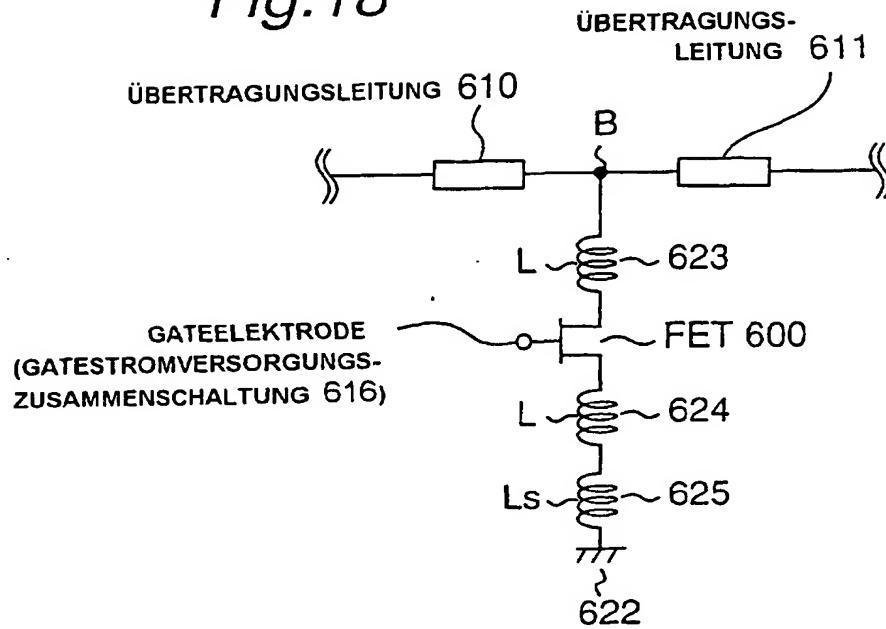


Fig. 19

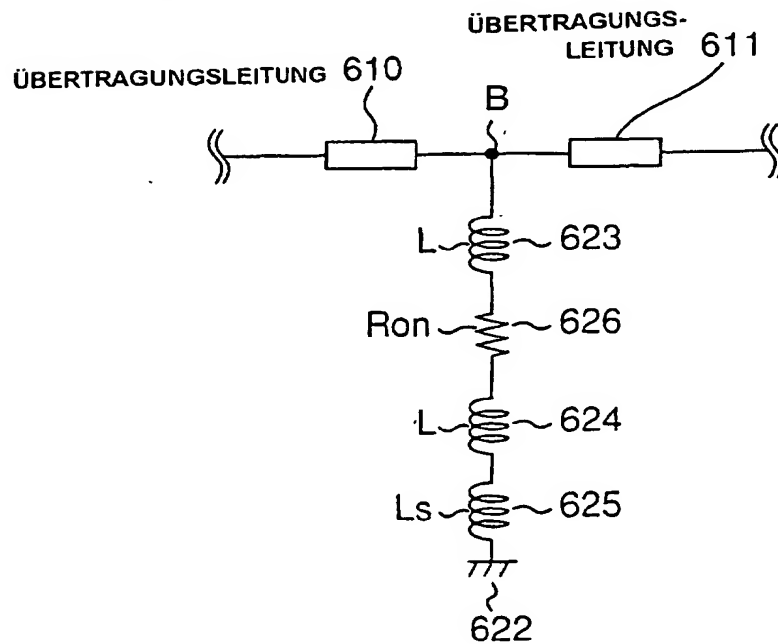


Fig.20

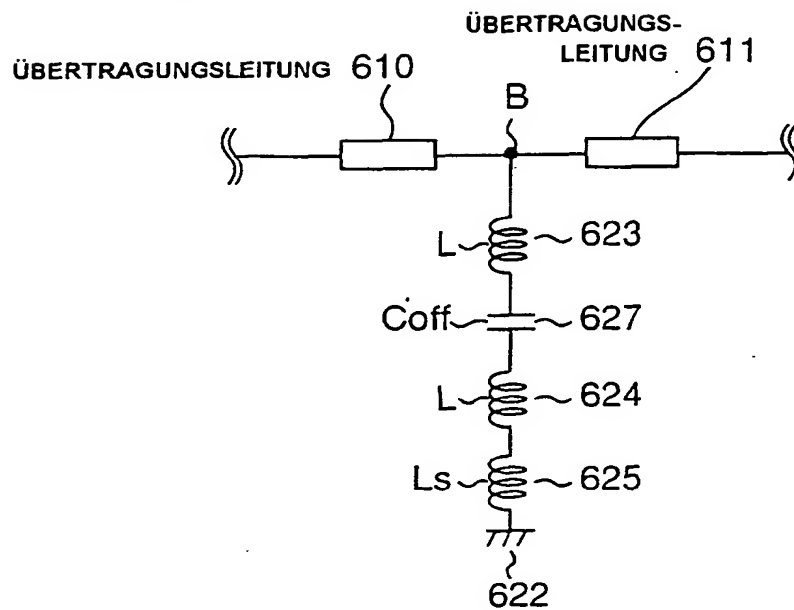


Fig.21

